

3/5/1 (Item 1 from file: 351)
DIALOG(R) File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

008218207 **Image available**

WPI Acc No: 1990-105208/ 199014

Forming solder bump electrode on pads of IC wafer - fuses solder ball on
each pad with hot plate NoAbstract Dwg 2/2

Patent Assignee: EPSON CORP (SHIH)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2058229	A	19900227	JP 88209025	A	19880823	199014 B

Priority Applications (No Type Date): JP 88209025 A 19880823

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2058229	A	5		

Title Terms: FORMING; SOLDER; BUMP; ELECTRODE; PAD; IC; WAFER; FUSE; SOLDER
; BALL; PAD; HOT; PLATE; NOABSTRACT

Derwent Class: U11

International Patent Class (Additional): H01L-021/32

File Segment: EPI

3/5/2 (Item 1 from file: 347)
DIALOG(R) File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

03082729 **Image available**

MANUFACTURE OF SOLDER BUMP TYPE ELECTRODE

PUB. NO.: 02-058229 [JP 2058229 A]

PUBLISHED: February 27, 1990 (19900227)

INVENTOR(s): MURAKAMI HIROAKI

APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation)
, JP (Japan)

APPL. NO.: 63-209025 [JP 88209025]

FILED: August 23, 1988 (19880823)

INTL CLASS: [5] H01L-021/321

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JOURNAL: Section: E, Section No. 927, Vol. 14, No. 225, Pg. 82, May
14, 1990 (19900514)

ABSTRACT

PURPOSE: To reduce the dispersion of the levels between solder bump type electrodes while extending the contact space between the solders and a mounting board to assure the high mounting stability by a method wherein the upper parts of the solders are flattened by reflowing them using a plate arranged in parallel with an integrated circuit board.

CONSTITUTION: In order to form solder bump type electrodes on an electrode pad of an integrated circuit, the upper parts of solders 5 are flattened by reflowing them using a plate 6 arranged in parallel with an integrated circuit board 1. For example, solder bump type electrodes comprising diffused barrier metals 2, spacer metals 3 and solders 4 are formed on the electrode pad of the integrated circuit board 1. At that time, the spacer metals 3 and the solders 4 formed by plating process take mushroom shape. Later, all the levels of solders 5 are kept constant while the upper parts thereof are flattened by arranging the glass plate 6 in parallel with the integrated circuit board 1 during the solder reflowing process.

PATENT ABSTRACTS OF JAPAN

US06-NGK-96

(11)Publication number : 02-058229

(43)Date of publication of application : 27.02.1990

(51)Int.Cl.

H01L 21/321

(21)Application number : 63-209025

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 23.08.1988

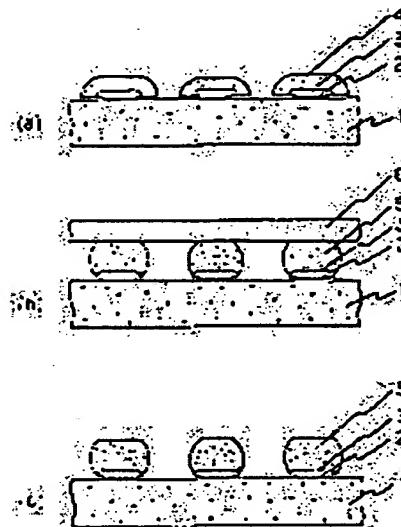
(72)Inventor : MURAKAMI HIROAKI

(54) MANUFACTURE OF SOLDER BUMP TYPE ELECTRODE

(57)Abstract:

PURPOSE: To reduce the dispersion of the levels between solder bump type electrodes while extending the contact space between the solders and a mounting board to assure the high mounting stability by a method wherein the upper parts of the solders are flattened by reflowing them using a plate arranged in parallel with an integrated circuit board.

CONSTITUTION: In order to form solder bump type electrodes on an electrode pad of an integrated circuit, the upper parts of solders 5 are flattened by reflowing them using a plate 6 arranged in parallel with an integrated circuit board 1. For example, solder bump type electrodes comprising diffused barrier metals 2, spacer metals 3 and solders 4 are formed on the electrode pad of the integrated circuit board 1. At that time, the spacer metals 3 and the solders 4 formed by plating process take mushroom shape. Later, all the levels of solders 5 are kept constant while the upper parts thereof are flattened by arranging the glass plate 6 in parallel with the integrated circuit board 1 during the solder reflowing process.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-58229

⑬ Int.Cl.¹

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月27日

H 01 L 21/321

6824-5F H 01 L 21/92

F

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半田パンプ型電極の製造方法

⑯ 特 願 昭63-209025

⑰ 出 願 昭63(1988)8月23日

⑱ 発 明 者 村 上 裕 昭 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 上柳 雅 菅 外1名

明 細 書

1 発明の名称

半田パンプ型電極の製造方法

2 特許請求の範囲

集積回路の電極パッド上の半田パンプ型電極の製造方法において、

(a) リフロー後の半田の上部が平坦な形状と、

(b) 集積回路基板と平行に配置した板を用いてリフローをすることにより、前記形状を得ることを特徴とする半田パンプ型電極の製造方法。

3 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体装置、電極パッド上の半田パンプ型電極に関する。

〔発明の概要〕

本発明は、半導体装置、電極パッド上の半田パンプ型電極において、

集積回路基板と平行に配置した板を用いてリフローし、半田上部を平坦化することにより、半田パンプ型電極間高さばらつきを低減、かつ半田と実装基板の接触面積を広くして、高い実装安定性を得ようとしたものである。

〔従来の技術〕

従来、半導体装置、電極パッド上の半田パンプ型電極の製造に関しては数多くの提案がなされ、改良が加えられている。

例えば、Solidstate technology, April, 1980 年版の様に、フォトリソトを使用し、メッキによりパンプ型電極を形成した場合には第2図(a)にあるように、大きなキノコ状の半田パンプ型電極が形成されるものであった。これを解決するために半田リフロー処理で半田を溶融し、その表面張力により第2図(b)のような形状

の半田パンプ型電極を得たものであった。

〔発明が解決しようとする課題〕

しかし従来の技術では、メッキ時の半田量が、リフロー後の半田パンプ型電極高さを支配する。半田量がわずかでもばらつくと、リフロー後の高さは大きくばらつくため、低いパンプ型電極は、実装する場合、実装基板との接触が悪く大きな問題となっていた。しかも球状であるため、接触面積が少なく、特に半導体装置または実装基板の片面から熱する実装方法では熱の伝わりが悪く、大きな問題となっていた。

そこで、本発明は従来のこのような問題点を解決するため、集積回路基板と平行に配置した板を用いてリフローし、半田上部を平坦化することにより、半田パンプ型電極間高さばらつきの低減、かつ半田と実装基板の接触面積を広くして高い実装安定性を得ることを目的としている。

板1と平行にガラス板6を配することによって、半田の高さは全て一定に保つことができ、メッキ後の半田量ばらつきは、ほとんど無視することができるようになる。集積回路基板1とガラス板6の距離を変えることにより、半田パンプ型電極の高さや平坦部分の面積を自由にすることができる。

このような形状及び製造方法の半田パンプ型電極は、従来の半田パンプ型電極に比べると、高さばらつきが極めて小さく、実装基板との接触面積も広く、安定した実装を行なうことができるばかりか、多様な実装方式にも対応することができるものである。

実施例では半田リフローの際にガラス板6を使用した。半田にめれなく、かつリフロー温度に耐えることのできる材料ならばそのほとんどが応用することができる。

〔発明の効果〕

本発明は、半導体装置の半田パンプ型電極にお

〔課題を解決するための手段〕

上記課題を解決するために、本発明の半田パンプ型電極形状及びその製造方法は、

- α) リフロー後の半田の上部が平坦な形状と、
- β) 集積回路基板と平行に配置した板を用いてリフローすることにより、前記形状を得ることを特徴とする。

〔実施例〕

以下に、本発明の実施例を図面にもとづいて説明する。

第1図(α)にあるように、半田パンプ型電極とは集積回路基板1の電極パッド上に、拡散バリア金属2、スペーサー金属3、半田4から成るもので、スペーサー金属3と半田4はメッキにより形成されるためキノコのような形状となる。従来の半田パンプ型電極は、半田リフロー処理で半田を溶融し、その表面張力により第2図(β)のような球状の半田パンプ型電極を形成したものであった。本発明は、半田リフローの際、集積回路基

いて、

集積回路基板と平行に配した板を用いてリフローし、半田上部を平坦化することにより、半田パンプ型電極間高さばらつきを低減、かつ半田と実装基板の接触面積を広くして、高い実装安定性を得ることができた。

4. 図面の簡単な説明

第1図(α)～(ε)は、本発明の実施例による半田パンプ型電極の製造工程の断面図。

第2図(α)～(δ)は、従来の半田パンプ型電極の製造工程の断面図。

- 1 …… 集積回路基板
- 2 …… 拡散バリア金属膜
- 3 …… スペーサー金属
- 4 …… 半田
- 5 …… リフロー後の半田
- 6 …… ガラス板
- 7 …… 集積回路基板
- 8 …… 拡散バリア金属膜

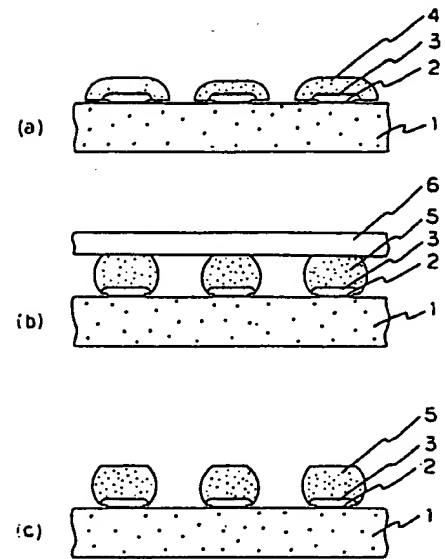
(3)

特開平2-58229(3)

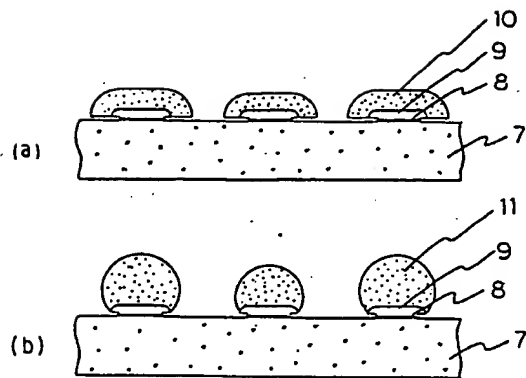
- 9 スペース金属
10 半田
11 リフロー後の半田

以 上

出 願 人 セイコーエプソン株式会社
代 理 人 弁理士 上柳雅彦(他1名)



第 1 図



第 2 図